
Blatt1: Heikos v.1

Blatt2:

Variante1, Optimierungen:

Quarz durch Quarzoszillator ersetzt
die LS00- und HTC00-Gatter durch einen LS04 ersetzt
am 82720 / 7220 die Pins 38 und 39 korrigiert in A16 und A17 (sind keine AD..) unbenutzte und verfügbare Gatter in der Ramschecke unten rechts abgelegt am K1520 Bus M1 Label gesetzt

den Jumperblock ersetzt durch einen 8er DIP-Switch - man könnte auch einen 10er nehmen und die beiden Jumper für die Bild- und Sync-Negation mit einbeziehen

zum besseren Verständnis der Funktion:

die Leitung B1 umbenannt in VSYNC
die Leitung B2 umbenannt in HSYNC
die Leitung B3 umbenannt in BLANK
die Leitung B4 umbenannt in DBIN
die Leitung B5 umbenannt in ALE
die Leitung B6
die Leitung B7 umbenannt in OE
die Leitung B8 umbenannt in WE
die Leitung B9 umbenannt in LOAD/SHIFT
die Leitung B10 umbenannt in QUARTZ
die Leitung B11
die Leitung B12 umbenannt in CLK
die Busbezeichnung ist noch nicht angepasst

Ausgang des 16Bit SR umbenannt in PIXEL

AD13..15 mit dem 8282 verbunden

die Pullups für die beiden 299 vom Bus entfernt und direkt an die ICs gestellt (übersichtlicher)

Variante2, Speicher halb ausgebaut:

alle Veränderungen aus Variante1 und
SRAM 8k x 8 durch 2x 128k x 8 ersetzt und die zusätzlichen Adressleitungen verbunden

Variante3, Speicher Vollausbau:

alle Veränderungen aus Variante1 und
SRAM 8k x 8 durch 4x 128k x 8 ersetzt (zwei mal zwei huckepack, außer CS1 alle verbunden)
mit einem ohnehin übrigen LS04 plus LS32 das zweite CS für die huckepack RAMs erzeugt

Variante4, Speicher Vollausbau mit 2 SMD-SRAM KM684000

(minimaler Speicherplatzbedarf):

alle Veränderungen aus Variante1 und SRAM 8k x 8 durch 2x 512k x 8 ersetzt da diese nur einen CS haben, etwas geänderte CS-Erzeugung. CE2 geht nun vom nichtinvertierenden Ausgang des LS74 an einen Eingang LS32. Der andere Eingang des Oder-Gatters an ALE vom GDC.
Ausgang ist dann das neue CS für die beiden SRAM. somit gehen auch alle SRAM mit nur einem CS
Die KM684000 gibt es auch im DIL-Package

Variante5, Speicher Vollausbau mit einem SMD-SRAM 256k x 16 LY6225616 oder BS616LV4011 (geringster Speicherplatzbedarf):

alle Veränderungen aus Variante1 und SRAM 8k x 8 durch 256k x 16 ersetzt

da diese RAM nur einen CS haben, etwas geänderte CS-Erzeugung. CE2 geht nun vom nichtinvertierenden Ausgang des LS74 an einen Eingang LS32. Der andere Eingang des Oder-Gatters an ALE vom GDC. Ausgang ist dann das neue CS für die beiden SRAM.
Die Pins UB und LB sind unbenutzt und fest an Masse.

ich persönlich würde erst mal die originale Schaltung mit Fädeldraht mit den Optionen für Variante 3 aufbauen und in Betrieb nehmen. Wenn alles funktioniert, dann stufenweise erweitern und sehen ob das alles klappt. Die Änderungen sind dann ja nicht mehr sehr aufwändig und erfordern dann keine weiteren ICs.

den 8286 würde ich durch LS245 ersetzen (funktions- aber nicht pinkompatibel)
die beiden 8282 würde ich durch LS373 ersetzen (funktions- aber nicht pinkompatibel) letzteres müsste man noch mal gegenchecken - habe es nur anhand der Datenblätter ermittelt aber nicht getestet

es entwickelt sich...

Grüße

Axel